

Publication number : JP61-46974

Date of publication of application : March 7, 1986

Application number : 59-167867

Applicant : FUJITSU LTD

Date of filing : August 13, 1984

Inventor(s) : Kenichi Oki, et al.

1. Title of the Invention

Electroluminescent Device

2. What Is Claimed Is:

An electroluminescent device comprising:

an active matrix circuit formed on a substrate and comprising a switching element corresponding to a pixel and bus lines arrayed in matrix for addressing the switching element;

a peripheral drive circuit formed on the substrate and controlling a voltage value of the bus line according to display information; and

a shield electrode formed on the peripheral drive circuit via an insulating film and an electroluminescent light emitting layer.

4. Brief Description of the Drawings

Figs. 1-3 are side sectional views of the essential part of the EL device in the main processes of its manufacture according to one embodiment of the present invention. Fig. 4 is a side sectional view of the essential part of a prior art EL device.

Reference numerals in the drawings denote as follows:

- | | | | | | |
|----|---|----|---|---|--------------------------|
| 1 | Si substrate | 2 | active matrix circuit | 3 | peripheral drive circuit |
| 4 | display electrode | 5 | common electrode connection pad | | |
| 6 | insulating film | 7 | electroluminescent light emitting layer | | |
| 8 | transparent common electrode | 9 | shield electrode | | |
| 10 | electrode connecting the transparent common electrode 8 and the common electrode connection pad 5 | 11 | shield electrode | | |

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-46974

⑤ Int. Cl.⁴

G 09 F 9/30
H 05 B 33/00

識別記号

庁内整理番号

6615-5C
7254-3K

④ 公開 昭和61年(1986)3月7日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 エレクトロ・ルミネッセンス装置

⑮ 特 願 昭59-167867

⑯ 出 願 昭59(1984)8月13日

⑰ 発 明 者	沖 賢 一	川崎市中原区上小田中1015番地	富士通株式会社内
⑰ 発 明 者	大 川 泰 史	川崎市中原区上小田中1015番地	富士通株式会社内
⑰ 発 明 者	三 浦 照 信	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 出 願 人	富士通株式会社	川崎市中原区上小田中1015番地	
⑲ 代 理 人	弁理士 柏谷 昭司	外1名	

明 細 書

1 発明の名称

エレクトロ・ルミネッセンス装置

2 特許請求の範囲

基板上に形成され且つ画素対応のスイッチング素子とそれをアドレスする為のマトリクス状のバス・ラインを有するアクティブ・マトリクス回路と、同じく前記基板上に形成され且つ前記バス・ラインの電圧値を表示情報に応じて制御する周辺駆動回路と、該周辺駆動回路上に絶縁膜及びエレクトロ・ルミネッセンス発光層を介して形成されたシールド電極とを備えてなることを特徴とするエレクトロ・ルミネッセンス装置。

3 発明の詳細な説明

(産業上の利用分野)

本発明は、周辺駆動回路を一体化してなるエレクトロ・ルミネッセンス(electro luminescence: EL)装置の改良に関する。

(従来の技術)

第4図は従来のEL装置を表す要部切断側面図である。

図に於いて、1はシリコン(Si)基板、2はアクティブ・マトリクス回路、3は周辺駆動回路、4は表示電極、5は共通電極接続パッド、6は絶縁膜、7はEL発光層、8は透明共通電極、9はシールド電極をそれぞれ示している。

この従来例に於いては、アクティブ・マトリクス回路2が画素対応のスイッチング素子(図示せず)とそれをアドレスするマトリクス状のバス・ライン(図示せず)を有し、どの部分にある表示電極4に電圧を印加するか、そのスイッチングを行っている。

電圧を印加された表示電極4は透明共通電極8との間にあるEL発光層7に選択的に電界を加えて発光させる。

周辺駆動回路3はアクティブ・マトリクス回路2の前記バス・ラインに於ける電圧値を表示情報に応じて制御する働きをしている。

(発明が解決しようとする問題点)

第4図に示した従来のEL装置では、アクティブ・マトリクス回路2上にシールド電極（図示せず）を形成すると共に周辺駆動回路3上にもシールド電極9を形成してある。

このシールド電極9を設ける理由は、基本的には数十段のシフト・レジスタである周辺駆動回路3に雑音が入力されて誤動作するのを防ぐ為である。尚、斯かる雑音としては、高いEL装置駆動電圧、或いは、EL装置の発光等が考えられる。

ところで、シールド電極9は、図から明らかなように、EL発光層7を形成する以前の段階で形成され、絶縁膜6中に埋設された状態になっていて周辺駆動回路3とはごく近接している。

一般に、周辺駆動回路3はパターンが微細であり、しかも、段差が大きい為、周辺駆動回路3の表面に在る電極・配線とシールド電極9とが短絡し易い旨の欠点がある。

また、シールド電極9の製造工程を絶縁膜6やEL発光層7を形成する途中の段階に挿入することは工程を複雑化する。

すれば良く、その工程は簡単化される。因に、EL発光層は、EL装置に於いて適用される通常の電圧である5乃至10〔V〕では、良好な絶縁体であり、前記構成では、EL発光層を周辺駆動回路の電極・配線とシールド電極間に於ける層間絶縁膜の一部として利用している。

〔実施例〕

第1図乃至第3図は本発明一実施例を製造する場合を解説する為の工程要所に於けるEL装置の要部切断側面図であり、以下、これ等の図を参照しつつ説明する。

第1図参照

(a) 従来と全く同じ技法を適用することに依り、Si基板1上にアクティブ・マトリクス回路2、周辺駆動回路3、表示電極4、共通電極接続パッド5、絶縁膜6、EL発光層7を形成する。

Si基板1はSi以外の半導体を用いたり、ガラスやセラミックの基板に半導体薄膜、例えば、アモルファスSi、多結晶Si、CdSe、Te等の薄膜を積層したものが用いられる。

本発明は、極めて簡単な手段に依り、周辺駆動回路3に於ける電極・配線とシールド電極9との短絡を解消し、且つ、この種EL装置の製造を容易にする。

〔問題点を解決するための手段〕

本発明のEL装置では、基板上に形成され且つ画素対応のスイッチング素子とそれをアドレスする為のマトリクス状のバス・ラインを有するアクティブ・マトリクス回路と、同じく前記基板上に形成され且つ前記バス・ラインの電圧値を表示情報に応じて制御する周辺駆動回路と、該周辺駆動回路上に絶縁膜及びエレクトロ・ルミネッセンス発光層を介して形成されたシールド電極とを備えてなる構成を採っている。

〔作用〕

前記構成を採っている為、前記シールド電極と前記周辺駆動回路に於ける表面の電極・配線とは絶縁膜及びEL発光層を介して対向する状態にあるから短絡する虞は皆無であり、また、シールド電極は絶縁膜及びEL発光層を形成した後に形成

EL発光層7としては、ZnS；Mn、ZnS；TbF₃等の螢光体の単層或いは螢光体層の他にSiN、Y₂O₃等の絶縁層を含む積層多層構造であっても良い。

第2図参照

(b) 蒸着法を適用することに依り、アクティブ・マトリクス回路2を覆っているEL発光層7上に透明共通電極8を形成する。

第3図参照

(c) マスク蒸着法を適用することに依り、透明共通電極8と共通電極接続パッド5と結ぶ例えばA₂からなる電極10及び同じくA₂からなり周辺駆動回路3上を覆うシールド電極11を形成する。

この場合のA₂からなる各電極の厚みは2000乃至3000〔Å〕として良い。

このようにして得られるEL装置では、周辺駆動回路3とシールド電極11との間には、2000乃至3000〔Å〕の絶縁膜6及び4000乃至10000〔Å〕程度のEL発光層7が存在し、

周辺駆動回路3とシールド電極11との短絡は発生しない。また、透明共通電極8と共通電極接続パッド5との間を前記したようなAの電極10で接続すると段差に起因する断線など接続不良の発生は低減される。

尚、前記工程では、シールド電極11等のパターンを形成するのにマスク蒸着法を適用したが、それ以外の方法、例えば、リフト・オフ法或いは通常のフォトリソグラフィ技術などを用いて良いことは勿論である。

(発明の効果)

本発明のEL装置では、基板上にアクティブ・マトリクス回路と周辺駆動回路とが形成されていて、該周辺駆動回路上に絶縁膜及びEL発光層を介してシールド電極が形成された構成になっている。

この構成によると、周辺駆動回路とシールド電極との間には厚い絶縁体が存在していることから、それ等の間が短絡するようなことはなくなり、また、シールド電極は、EL発光層を形成

した後、他の電極・配線の形成工程と同時に形成することができるから、その実施は容易であり、製品の歩留りは向上する。

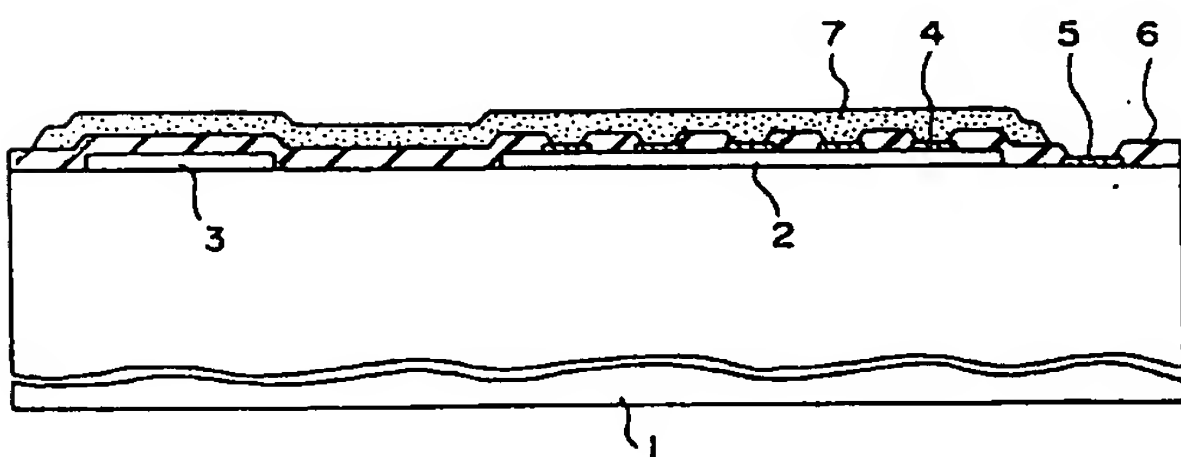
4 図面の簡単な説明

第1図乃至第3図は本発明一実施例を製造する場合について説明する為の工程要所に於けるEL装置の要部切断側面図、第4図は従来例の要部切断側面図をそれぞれ表している。

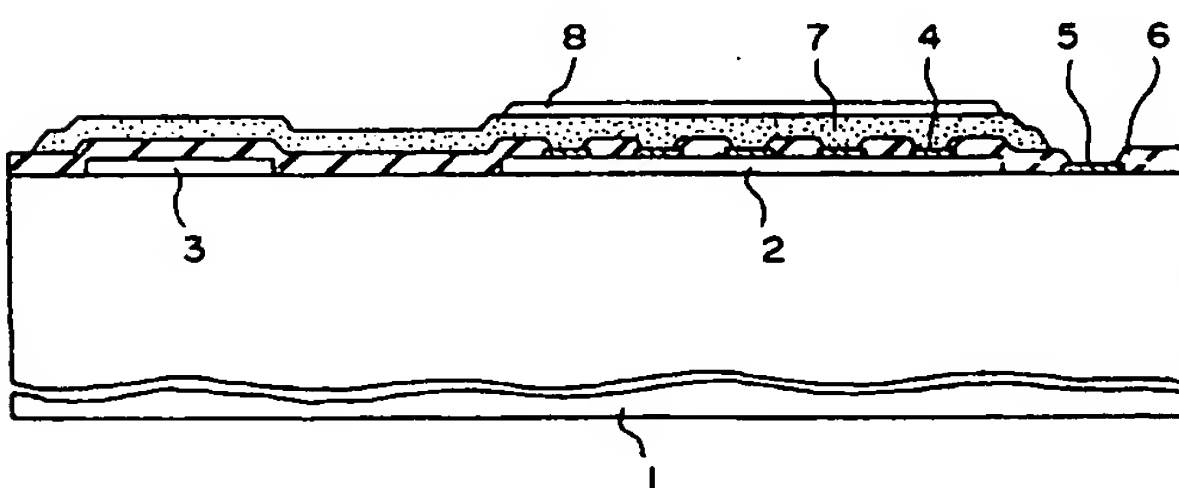
図に於いて、1はSi基板、2はアクティブ・マトリクス回路、3は周辺駆動回路、4は表示電極、5は共通電極接続パッド、6は絶縁膜、7はEL発光層、8は透明共通電極、9はシールド電極、10は透明共通電極8と共通電極接続パッド5とを接続する為の電極、11はシールド電極をそれぞれ示している。

特許出願人 富士通株式会社
代理人弁理士 柏谷昭司
代理人弁理士 渡邊弘一

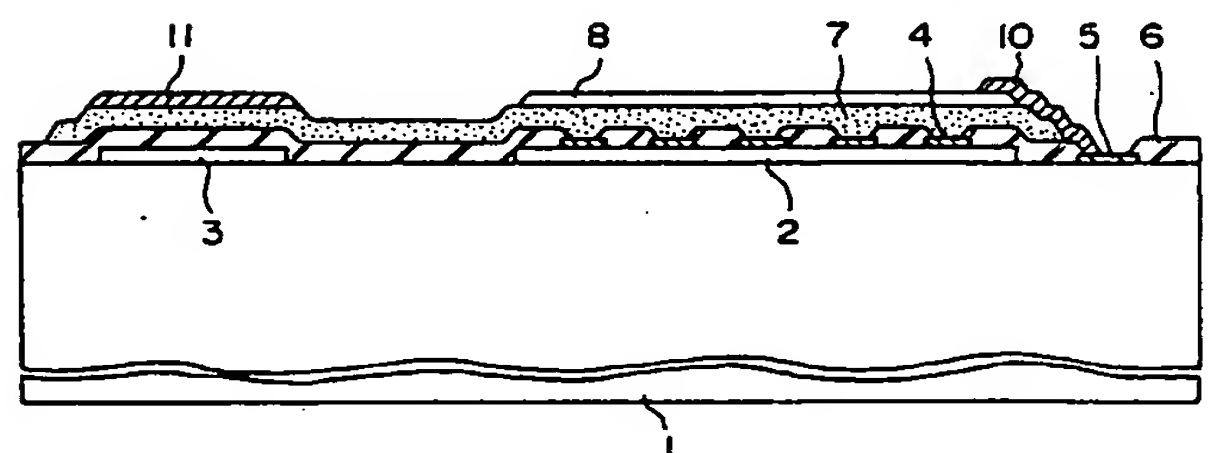
第1図



第2図



第3図



第4図

